

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-198320

(43)Date of publication of application : 31.07.1998

(51)Int.Cl.

G09G 3/36  
G02F 1/1345

(21)Application number : 09-012011

(71)Applicant : ROHM CO LTD

(22)Date of filing : 07.01.1997

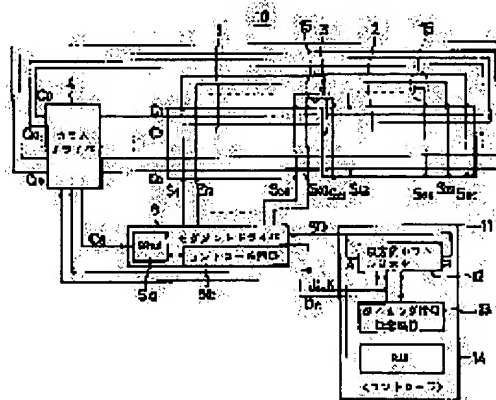
(72)Inventor : TSUTSUMI KUNIHIRO

## (54) LIQUID CRYSTAL DISPLAY

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a liquid crystal display which has no crossover wiring of a LCD electrode and is applicable to chip-on-glass(COG) mounting, by providing it with a controller which reverses displaying bit data of a second LCD forward/backward in relation to displaying bit data of a first LCD and sends the reversed data to a driver.

**SOLUTION:** This device is equipped with a driver 5 which drives a terminal of each electrode in either a first or a second LCD panel 1, 2, and a controller 11 which reverses display bit data of the second LCD 2 forward/backward in relation to display bit data of the first LCD 1 and sends the reversed data to the driver 5. When electrodes driven by the driver 5 are connected mutually from inside to outward, a crossover wiring does not occur in the mutual connection. In addition, because the driven side is opposite from a wiring line 15 which connects symmetrical electrodes each other, the LCD panel can be connected to the electrode without a multi-layer interconnection and a multi-layer board, and the chip-on-glass mounting of the panel is applicable.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] About a liquid crystal display, in detail, this invention loses crossover wiring of the segment electrode of LCD in the liquid crystal display of an oblong display of the two-sheet liquid crystal display panel (LCD) array composition which memorizes a dot-matrix pattern and displays a character etc., and relates to the liquid crystal display of composition so that it may be suitable for chip-on glass (COG) mounting.

[0002]

[Description of the Prior Art] With FAX, a copying machine, and telephone equipment, although the message etc. is displayed by LCD, at this kind of LCD, the composition whose screen compares by arranging LCD of two sheets in a longitudinal direction, and drives LCD of two sheets one by one by the relation it is oblong unrelated is taken. Drawing 2 is an example of the drive circuit about LCD of two-sheet [ this kind of ] array composition of the former of 16 character representation 5x8 dots/character. 1 and 2 are LCD, respectively, they are arranged by the longitudinal direction in a liquid crystal display 7, and after the grade which a joint 3 does not understand has insulated, they constitute the screen of a liquid crystal display 7. It is compared, insulated and arranged so that each at the right nose of cam of the column electrodes C1, C2, --, C8 of LCD1 and the nose of cam of left-hand side of the column electrodes C9, C10, --, C16 of LCD2 may correspond. These electrodes circulate one by one by the column driver 4 in order of the column electrodes C1, C2, --, C8 and the column electrodes C9 and C10, --, C16, C1 and C2, and --, and are serially driven according to Clock CLK and the LCD display timing signal Dc from the controller 6.

[0003] The segment electrodes S1 and S2 of LCD1, --, the segment electrodes S41, S42, --, S80 of S40 and LCD2 are driven by the segment driver 5, respectively. From a controller 6, with Clock CLK, the segment driver 5 is memorized to internal RAM corresponding to each column, serially in response to the fact that indicative-data SD. It is made to synchronize with the drive timing C1 and C2 by the side of a column electrode, --, the synchronizing signal Cs generated synchronizing with C8, C9, C10, --, C16, and the display dot data corresponding to each column are read from RAM according to these. first The segment electrodes S1 and S2 and --S40 are serially driven one by one to the display timing of LCD1, and the segment electrodes S41, S42, --, S80 are serially driven one by one to the display timing of LCD2.

[0004] A controller 6 uses an indicative data as bit data, and transmits it to the segment driver 5 serially. the indicative data to which it is transmitted in this case -- every LCD -- or it is bit serial data which contain the segment data for all columns in each LCD correspondence The display bit data of the segment corresponding to each column are arranged so that the last display bit which becomes the right-hand side may become a head and the bit of the display position of a left-hand side head may become the last. By the way, with FAX, a copying machine, and telephone equipment, since there are not many display columns, LCD2 drives after LCD1 and this is repeated successively. Then, according to the drive timing by the side of a column, the display of LCD1 and the display of LCD2 is chosen. Therefore, you may add the previous LCD display timing signal Dc to the column driver 5.

[0005] Now, after driving the segment driver 5 from such a relation serially one by one from the segment electrode S1 to S40 and completing the display of LCD1, from the segment electrode S41 to S80 is driven serially continuously. Then, the segment electrodes S1 and S41 are connected in common, the segment electrodes S2 and S42 and the segment electrodes S40 and S80 are connected in common, and it drives by the common segment driver 5 so that it may illustrate. In such connection, it is necessary to carry out crossover wiring of the segment electrode. Usually, this crossover wiring is realized by the multilayer substrate, a multilayer interconnection, a double-sided wiring substrate, etc.

[0006]

[Problem(s) to be Solved by the Invention] High density assembly is required also for a liquid crystal display with the miniaturization and thin-shape-izing of equipment in which this is built. Since it is such, a liquid crystal display tends to carry out COG mounting. However, in COG mounting, there is a problem that crossover wiring cannot be performed. Moreover, if a multilayer substrate etc. is used, the thickness of a substrate will become thick and a manufacture man day will increase that much. As for this, the same is said of a multilayer interconnection. This invention solves the trouble of such conventional technology, loses crossover wiring of a LCD electrode in LCD which arranges two or more LCD and constitutes the display screen, and aims at offering the liquid crystal display suitable for COG mounting.

[0007]

[Means for Solving the Problem] The feature of the liquid crystal display of this invention for attaining such a purpose The

1st and the 2nd LCD panel, It is based on a boundary line about each electrode of the 1st arranged in the side of the direction which intersects perpendicularly with the boundary line which compared, arranged and compared the 1st and 2nd LCD panels to a longitudinal direction or lengthwise, and 2nd LCD panels. Two or more wiring lines which connect the electrodes in the position of symmetry mutually toward an outside, respectively from the inside, The driver which drives serially the terminal of one electrode of each of the 1st of an opposite side and the 2nd LCD panel which are not connected to this wiring line, It has the controller which is made to reverse the display bit data of the 2nd LCD to the display bit data of the 1st LCD approximately, and is sent out to a driver.

[0008]

[Embodiments of the Invention] Thus, if the electrodes in the position of symmetry are mutually connected toward an outside in the opposite side about each electrode driven by the driver, respectively from the inside, crossover wiring does not need to occur in interconnection. Moreover, since the driving side is an opposite side with the wiring line which connects symmetrical electrodes, a problem is not produced in wiring with the output of a driver, either. Consequently, even if it uses neither a multilayer interconnection nor a multilayer substrate for connection with the electrode of the LCD panel, it ends and it is also possible to carry out COG mounting.

[0009]

[Example] Drawing 1 is the block diagram of one example which applied the liquid crystal display of this invention. In addition, the same sign shows the same component as drawing 2, and it omits the explanation. Although 10 is a liquid crystal display and it has LCD1 and LCD2 like the thing of drawing 2, as for drawing 2, the topology of the segment electrodes S1 and S2 of LCD1, --, the segment electrodes S41, S42, --, S80 of S40 and LCD2 is different. Moreover, it changes to a controller 6 and has the controller 11.

[0010] Here, the segment electrodes S40 and S41 are connected one by one for the electrode of an opposite side by the wiring line 15 in common toward an outside from the inside, the segment electrodes S39 and S42 are connected in common, and, as for the segment electrode of LCD1, and the segment electrode of LCD2, the segment electrodes S1 and S80 are connected in common by the electrode side to which the output of the segment driver 5 is connected on the -- No. 1 outside. Therefore, there is no crossover connection in segment inter-electrode connection. In addition, connection of the electrode by such wiring line 15 connects from the inside the segment electrodes which are in the position of symmetry on the basis of the boundary line of a joint 3 as a thing of a couple one by one toward an outside. In such wiring, electrode wiring of LCD2 is connection of an opposite direction in LCD1 to the segment driver 5. Therefore, the drive sequence also becomes LCD1 and an opposite direction.

[0011] Although a processor and memory constitute a controller 11 and program processing has realized the function of each following circuit, here explains the function and operation on the basis of the circuit of hardware on account of explanation. As a function which the program memorized by memory has realized, it has the bidirectional shift register 12, and the timing signal generating circuit 13 and RAM14. The timing signal generating circuit 13 outputs Clock CLK to the column driver 4 and the segment driver 5, and sends out the timing signal Dc of a display change to the column driver 4. In addition, the control circuit which controls these circuits is taken as a controller 11 here, without illustrating specially as another block.

[0012] The bidirectional shift register 12 memorizes 40 bits of segment data displayed corresponding to a column, and the 40-bit data displayed in the column are memorized in advance of a column drive. When it responds for the bidirectional shift register 12 to be able to receive Clock CLK and the drive timing signal Dc from the timing signal generating circuit 13 and the first drive timing signal Dc (display timing of LCD1) is received When it is set as the state of reading the bidirectional shift register 12 from A and the drive timing signal Dc (display timing of LCD2) is received next It is set as the state of reading the bidirectional shift register 12 from B, and indicative-data SD memorized, respectively is outputted to the segment driver 5 according to Clock CLK.

[0013] Consequently, the time of the display timing of LCD1 and an indicative data will be reversed approximately, and mirror image-related bit data will be sent out at the time of the display timing of LCD2. Consequently, such data are memorized by the memory (SRAM5a) of the segment driver 5 to each display timing of LCD1 and LCD2 corresponding to each column.

[0014] On the other hand, in the segment driver 5, SRAM5a and control circuit 5b are prepared, and SRAM5a has each address corresponding to the column electrodes C1, C2, --, C8 or the column electrodes C9, C10, --, C16 in it. At the time of the display timing of LCD1, it is memorized to each address, and the bit data of the segment electrodes S41, S42, --, S80 are memorized to each at the time of the display timing of the bit data of the segment electrodes S1, S2, --, S40, and LCD2. And according to the synchronizing signal Cs for choosing the following column sent out from the column driver 4, each address is chosen by control circuit 5b, and is read. Control circuit 5b reads display bit data from the address chosen according to the control signal Cs and Clock CLK, obtains the bit data of a segment corresponding to each column, and drives each segment electrode serially through driver amplifier based on this.

[0015] Consequently, in the display of LCD1, as usual, at the time of the column drive period, the segment driver 5 sets the bit data of a segment by the drive timing of each column electrodes C1, C2, --, C8 from SRAM5a, reads them for every column, and drives each segment electrodes S1, S2, --, S40 one by one at it according to the read bit data. And in the display of LCD2, at the time of the column drive period, the segment driver 5 sets the bit data of a segment by the drive timing of each column electrodes C9, C10, --, C16 from SRAM5a, reads them for every column, and drives each segment electrodes S80, S79, --, S41 to the opposite direction with the former one by one according to the read bit data. Such a drive returns with LCD2 from LCD1, and LCD1, a segment electrode is also again circulated according to the circulation drive of LCD2 and a

column electrode, and the drive is performed.

[0016] At this time In the display of LCD2, since the bit data of the segment drive read from SRAM5a are mirror image bit data with which order was reversed, the data aligned with the bit data of an opposite direction called each segment electrodes S80, S79, --, S41 will be sent out synchronizing with each drive timing. Since the indicative data which became LCD1 and an opposite direction according to the drive sequence is read from SRAM5a one by one even if electrode wiring of LCD2 is connection of an opposite direction in LCD1 to the segment driver 5 as the result, the content and drive timing of an indicative data conform. Therefore, a display state is performed without a change as usual.

[0017] Although explained above, although the segment electrode by the side of LCD1 is connected to a segment driver, in the example, this may connect the segment electrode by the side of LCD2 to a segment driver. Moreover, although LCD of two sheets is arranged in the longitudinal direction, when it has arranged to lengthwise, the relation between a column electrode and a segment electrode only interchanges, and, of course, this invention can be applied similarly. Moreover, the method of control of each driver can take various gestalten according to a design by the controller, and, of course, it is not limited to an example. that by which especially the bidirectional shift register that generates mirror image-related display bit data is limited to this -- it is not -- a register -- since what is necessary is to memorize bit data from an opposite direction to make a note, and just to read it, it can be made to generate simply by program processing etc.

[0018]

[Effect of the Invention] If it is in this invention, since it is made to connect the electrodes in the position of symmetry mutually toward an outside in the opposite side about each electrode driven by the driver, respectively from the inside as explained above, crossover wiring does not need to occur in interconnection. Moreover, since the driving side is an opposite side with the wiring line which connects symmetrical electrodes, a problem is not produced in wiring with the output of a driver, either. Consequently, even if it uses neither a multilayer interconnection nor a multilayer substrate for connection with the electrode of the LCD panel, it ends and it is also possible to carry out COG mounting.

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-198320

(43)公開日 平成10年(1998)7月31日

(51) Int.Cl.<sup>8</sup>

識別記号

FI

G O 9 G 3/36

G 0 9 G 3/36

G 0 2 F 1/1345

G O 2 F 1/1345

審査請求 未請求 請求項の数2 FD (全 5 頁)

(21)出願番号 特願平9-12011

(22)出願日 平成9年(1997)1月7日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 發明者 堤 国弘

京都市右京区西院溝崎町21番地 口一ム株  
式会社内

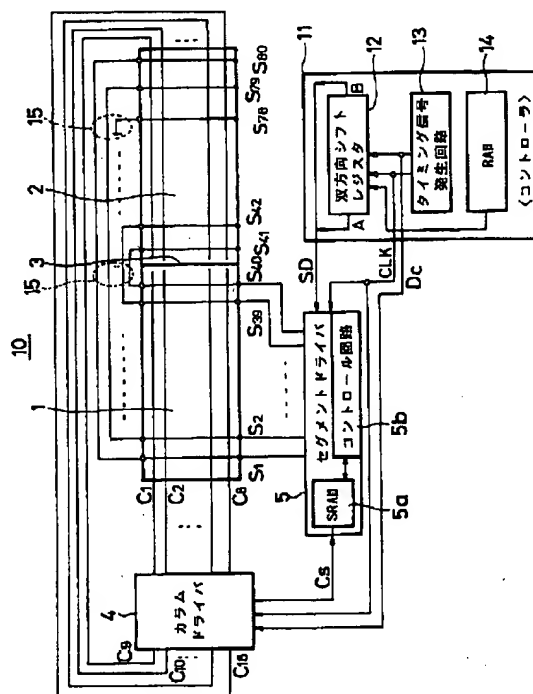
(74)代理人 弁理士 梶山 侑是 (外1名)

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】複数のLCDを配列して表示画面を構成するLCDにおいてLCD電極のクロスオーバー配線をなくし、COG実装に適する液晶表示装置を提供することを目的とする。

【解決手段】第1、第2のLCDパネルと、第1および第2のLCDパネルを横方向または縦方向に突き合わせて配列し突き合わせた境界線と直交する方向の辺に配列された第1および第2のLCDパネルの各電極について境界線を基準として対称位置にある電極同士を内側から外側に向かってそれぞれ相互に接続する複数の配線ラインと、この配線ラインに接続されていない反対側の第1および第2のLCDパネルのいずれかの各電極の端子をシリアルに駆動するドライバと、第1のLCDの表示ビットデータに対して第2のLCDの表示ビットデータを前後反転させてドライバに送出するコントローラとを備えるものである。



## 【特許請求の範囲】

【請求項1】第1および第2のLCDパネルと、前記第1および第2のLCDパネルを横方向または縦方向に突き合わせて配列し突き合わせた境界線と直交する方向の辺に配列された前記第1および第2のLCDパネルの各電極について前記境界線を基準として対称位置にある前記電極同士を内側から外側に向かってそれぞれ相互に接続する複数の配線ラインと、この配線ラインに接続されていない反対側の前記第1および第2のLCDパネルのいずれかの前記各電極の端子をシリアルに駆動するドライバと、前記第1のLCDの表示ビットデータに対して前記第2のLCDの表示ビットデータを前後を反転させて前記ドライバに送出するコントローラとを備える液晶表示装置。

【請求項2】前記第1のLCDと前記第2のLCDは、横方向に配置され、前記各電極はセグメント電極であり、前記ドライバはセグメントドライバであり、さらに、縦向に配列された前記第1および第2のLCDパネルのカラム電極を前記第1のLCDパネルから第2のLCDパネルへとシリアルに順次ドライブするカラムドライバを有し、前記表示ビットはセグメント表示のデータであり、前記セグメントドライバには、前記第1のLCDパネルおよび前記第2のLCDパネルのそれぞれの表示に応じて前記カラム電極対応の前記表示ビットデータを記憶するメモリを有する請求項1記載の液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、液晶表示装置に関し、詳しくは、ドットマトリックスパターンを記憶して文字等を表示する2枚液晶表示パネル(LCD)配列構成の横長表示の液晶表示装置において、LCDのセグメント電極のクロスオーバー配線をなくし、チップオンガラス(COG)実装に適するような構成の液晶表示装置に関する。

## 【0002】

【従来の技術】FAXや複写機、電話装置などでは、LCDによりメッセージ等の表示を行っているが、この種のLCDでは、表示面が横長になる関係で、2枚のLCDを横方向に並べて突き合わせをして2枚のLCDを順次駆動する構成を採る。図2は、この種の5×8ドット/字で16文字表示の従来の2枚配列構成のLCDについての駆動回路の一例である。1、2は、それぞれLCDであって、液晶表示装置7において横方向に配列され、継ぎ目3が分からない程度に絶縁された状態で液晶表示装置7の画面を構成している。LCD1のカラム電極C1、C2、…、C8の右先端とLCD2のカラム電極C9、C10、…、C16の左側先端のそれぞれが対応するように突き合わされて絶縁されて配置されている。これら電極は、カラムドライバ4によりカラム電極C1、C

2、…、C8そして、カラム電極C9、C10、…、C16、C1、C2、…の順で順次循環してコントローラ6からクロックCLKとLCD表示タイミング信号Dcとに応じてシリアルに駆動されていく。

【0003】LCD1のセグメント電極S1、S2、…、S40と、LCD2のセグメント電極S41、S42、…、S80は、それぞれセグメントドライバ5により駆動される。セグメントドライバ5は、コントローラ6からクロックCLKとともに表示データSDをシリアルに受けて各カラムに対応して内部のRAMに記憶し、カラム電極側の駆動タイミングC1、C2、…、C8、C9、C10、…、C16に同期して発生する同期信号Csに同期させてこれらに合わせて各カラムに対応する表示ドットデータをRAMから読出してまず、LCD1の表示タイミングでセグメント電極S1、S2、…S40を順次シリアルに駆動して、そしてLCD2の表示タイミングでセグメント電極S41、S42、…、S80を順次シリアルに駆動していく。

【0004】コントローラ6は、表示データをビットデータとしてセグメントドライバ5にシリアルに転送する。この場合の転送される表示データは、それぞれのLCDごとにあるいはそれぞれのLCD対応に全カラム分のセグメントデータを含むビットシリアルなデータである。各カラムに対応するセグメントの表示ビットデータは、その右側になる最後の表示ビットが先頭になり、左側の先頭の表示位置のビットが最後になるように配列されている。ところで、FAXや複写機、電話装置などでは、表示カラム数が多いわけではないので、LCD1の後にLCD2が駆動され、順次これが繰り返される。そこで、カラム側のドライブタイミングに応じてLCD1の表示か、LCD2の表示かを選択する。そのために先のLCD表示タイミング信号Dcをカラムドライバ5に加えてもよい。

【0005】さて、このような関係からセグメントドライバ5は、セグメント電極S1からS40まで順次シリアルに駆動してLCD1の表示が終了した後に、続けてセグメント電極S41からS80までをシリアルに駆動する。そこで、図示するように、セグメント電極S1とS41とが共通に接続され、セグメント電極S2とS42と、そしてセグメント電極S40とS80とが共通に接続されて共通のセグメントドライバ5により駆動される。このような接続においては、セグメント電極をクロスオーバー配線することが必要になる。通常、このクロスオーバー配線は、多層基板や多層配線、両面配線基板等により実現されている。

## 【0006】

【発明が解決しようとする課題】液晶表示装置もこれが内蔵される装置の小型化や薄型化に伴い、高密度実装が要求される。このようなことから液晶表示装置はCOG実装する傾向にある。しかし、COG実装の場合には、

クロスオーバー配線ができないという問題がある。また、多層基板等を利用すると、基板の厚さが厚くなり、かつ、製造工数がその分、増加する。多層配線もこのことは同様である。この発明は、このような従来技術の問題点を解決するものであって、複数のLCDを配列して表示画面を構成するLCDにおいてLCD電極のクロスオーバー配線をなくし、COG実装に適する液晶表示装置を提供することを目的とする。

#### 【0007】

【課題を解決するための手段】このような目的を達成するためのこの発明の液晶表示装置の特徴は、第1、第2のLCDパネルと、第1および第2のLCDパネルを横方向または縦方向に突き合わせて配列し突き合わせた境界線と直交する方向の辺に配列された第1および第2のLCDパネルの各電極について境界線を基準として対称位置にある電極同士を内側から外側に向かってそれぞれ相互に接続する複数の配線ラインと、この配線ラインに接続されていない反対側の第1および第2のLCDパネルのいずれかの各電極の端子をシリアルに駆動するドライバと、第1のLCDの表示ビットデータに対して第2のLCDの表示ビットデータを前後反転させてドライバに送出するコントローラとを備えるものである。

#### 【0008】

【発明の実施の形態】このように、ドライバで駆動される各電極について、その反対側において、対称位置にある電極同士を内側から外側に向かってそれぞれ相互に接続するようにすれば、相互接続にクロスオーバー配線が発生しないで済む。また、駆動側は対称電極同士を接続する配線ラインとは反対側になっているので、ドライバの出力との配線にも問題は生じない。その結果、LCDパネルの電極への接続に多層配線や多層基板を用いなくても済み、COG実装することも可能である。

#### 【0009】

【実施例】図1は、この発明の液晶表示装置を適用した一実施例のブロック図である。なお、図2と同一の構成要素は同一の符号で示し、その説明を割愛する。10は、液晶表示装置であって、LCD1とLCD2とを図2のものと同様に有しているが、LCD1のセグメント電極S1、S2、…、S40と、LCD2のセグメント電極S41、S42、…、S80の接続形態が図2とは相違している。また、コントローラ6に換えて、コントローラ11を有している。

【0010】LCD1のセグメント電極とLCD2のセグメント電極は、ここでは、配線ライン15によって、セグメントドライバ5の出力が接続されている電極側とは反対側の電極が内側から外側へ向かって順次セグメント電極S40、S41とが共通に接続され、セグメント電極S39、S42とが共通に接続され、…一番外側でセグメント電極S1、S80とが共通に接続されている。したがって、セグメント電極間の接続におけるクロスオーバー接

続はない。なお、このような配線ライン15による電極の接続は、継ぎ目3の境界線を基準として対称位置にあるセグメント電極同士を内側から外側に向かって順次一对のものとして接続したものである。このような配線では、LCD2の電極配線がセグメントドライバ5に対してLCD1とは逆方向の接続になっている。したがって、その駆動順序もLCD1と逆方向になる。

【0011】コントローラ11は、プロセッサとメモリとにより構成し、プログラム処理により以下の各回路の機能を実現しているものであるが、説明の都合上、ここでは、ハードウェアの回路を基本としてその機能と動作とを説明する。メモリに記憶されたプログラムが実現している機能として、双方向シフトレジスタ12と、タイミング信号発生回路13、そしてRAM14とを有している。タイミング信号発生回路13は、カラムドライバ4とセグメントドライバ5とにクロックCLKを出力し、カラムドライバ4に表示切換のタイミング信号Dcを送出する。なお、これら回路をコントロールするコントロール回路は、ここでは、別ブロックとして特別に図示せずに、コントローラ11とする。

【0012】双方向シフトレジスタ12は、カラムに対応して表示するセグメントデータ40ビットを記憶するものであって、カラム駆動に先だって、そのカラムで表示する40ビットのデータが記憶される。双方向シフトレジスタ12は、タイミング信号発生回路13からクロックCLKと駆動タイミング信号Dcを受けてこれに応じて最初の駆動タイミング信号Dc(LCD1の表示タイミング)を受けたときには、双方向シフトレジスタ12をA方向から読出す状態に設定し、次に駆動タイミング信号Dc(LCD2の表示タイミング)を受けたときには、双方向シフトレジスタ12をB方向から読出す状態に設定して、それぞれ記憶された表示データSDをクロックCLKに応じてセグメントドライバ5に出力する。

【0013】その結果、LCD2の表示タイミングのときには、LCD1の表示タイミングのときと表示データが前後反転して鏡像関係のビットデータが送出されることになる。その結果、LCD1、LCD2のそれぞれの表示タイミングでこのようなデータがセグメントドライバ5のメモリ(SRAM5a)に各カラムに対応して記憶される。

【0014】一方、セグメントドライバ5には、SRAM5aとコントロール回路5bとが設けられていて、SRAM5aは、カラム電極C1、C2、…、C8あるいはカラム電極C9、C10、…、C16に対応する各アドレスを有している。各アドレスにLCD1の表示タイミングのときにはセグメント電極S1、S2、…、S40のビットデータを、そしてLCD2の表示タイミングのときにはセグメント電極S41、S42、…、S80のビットデータをそれぞれに記憶する。そして、各アドレスは、カラムド

ライバ4から送出される次のカラムを選択するための同期信号Csに応じてコントロール回路5bにより選択され、読出される。コントロール回路5bは、制御信号CsとクロックCLKとに応じて選択されたアドレスから表示ビットデータを読出して、各カラムに対応してセグメントのビットデータを得て、これに基づいてドライバアンプを介してシリアルに各セグメント電極を駆動していく。

【0015】その結果、LCD1の表示において、そのカラム駆動期間のときには、セグメントドライバ5は、従来と同様にセグメントのビットデータをSRAM5aから各カラム電極C1, C2, ..., C8の駆動タイミングに合わせて各カラムごとに読出し、読出したビットデータに従って各セグメント電極S1, S2, ..., S40を順次駆動していく。そして、LCD2の表示において、そのカラム駆動期間のときには、セグメントドライバ5は、セグメントのビットデータをSRAM5aから各カラム電極C9, C10, ..., C16の駆動タイミングに合わせて各カラムごとに読出し、読出したビットデータに従って各セグメント電極S80, S79, ..., S41を順次従来とは逆方向に駆動していく。このような駆動がLCD1からLCD2、そしてLCD1と戻り、再びLCD2とカラム電極の循環駆動に合わせてセグメント電極も循環させて駆動が行われていく。

【0016】このときLCD2の表示においては、SRAM5aから読出されるセグメント駆動のビットデータは、前後が反転された鏡像ビットデータになっているので、各セグメント電極S80, S79, ..., S41という逆方向のビットデータに合わせたデータが各駆動タイミングに同期して送出されることになる。その結果として、LCD2の電極配線がセグメントドライバ5に対してLCD1とは逆方向の接続になっていても、その駆動順序に応じてLCD1と逆方向になった表示データが順次SRAM5aから読出されるので、表示データの内容と駆動タイミングとが適合している。したがって、表示状態は従来と同様に変わりなく行われる。

【0017】以上説明してきたが、実施例では、LCD1側のセグメント電極をセグメントドライバに接続して

いるが、これはLCD2側のセグメント電極をセグメントドライバに接続してもよい。また、2枚のLCDを横方向に配置しているが、縦方向に配置した場合には、カラム電極とセグメント電極の関係が入れ替わるだけであって、同様にこの発明が適用できることはもちろんである。また、コントローラにより各ドライバの制御の仕方は、設計に応じて種々の形態を採ることができ、実施例に限定されないことはもちろんである。特に、鏡像関係の表示ビットデータを発生する双方向シフトレジスタは、これに限定されるものではなく、レジスタやメモリに逆方向からビットデータを記憶し、それを読出せばよいので、プログラム処理等により簡単に発生させることができる。

#### 【0018】

【発明の効果】以上説明してきたように、この発明にあつては、ドライバで駆動される各電極について、その反対側において、対称位置にある電極同士を内側から外側に向かってそれぞれ相互に接続するようにしているので、相互接続にクロスオーバー配線が発生しないで済む。また、駆動側は対称電極同士を接続する配線ラインとは反対側になっているので、ドライバの出力との配線にも問題は生じない。その結果、LCDパネルの電極への接続に多層配線や多層基板を用いなくても済み、COG実装することも可能である。

#### 【図面の簡単な説明】

【図1】図1は、この発明の液晶表示装置を適用した一実施例のブロック図である。

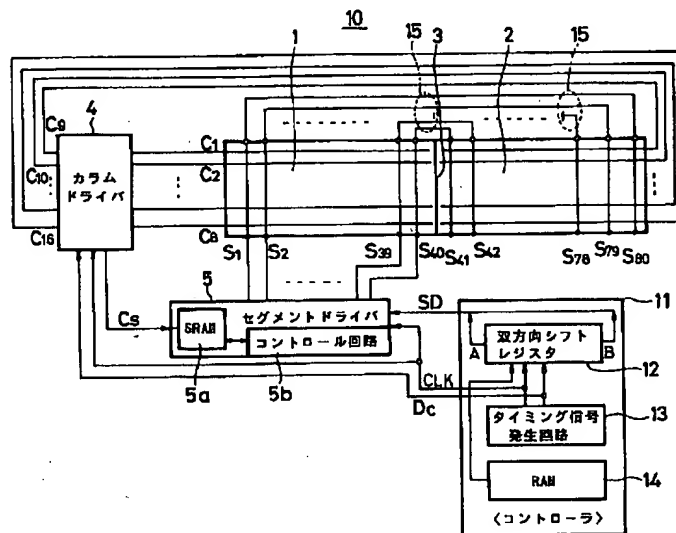
【図2】図2は、従来の発明の液晶表示装置のブロック図である。

#### 【符号の説明】

1、2...LCD、3...継ぎ目、4...カラムドライバ、5...セグメントドライバ、6、11...コントローラ、10...液晶表示装置、12...双方向シフトレジスタと、13...タイミング信号発生回路、14...RAM、15...配線ライン、S1, S2, S40, S41, S42, S80...セグメント電極、C1, C2, C8, C9, C1, C16...カラム電極。



【図1】



【図2】

